

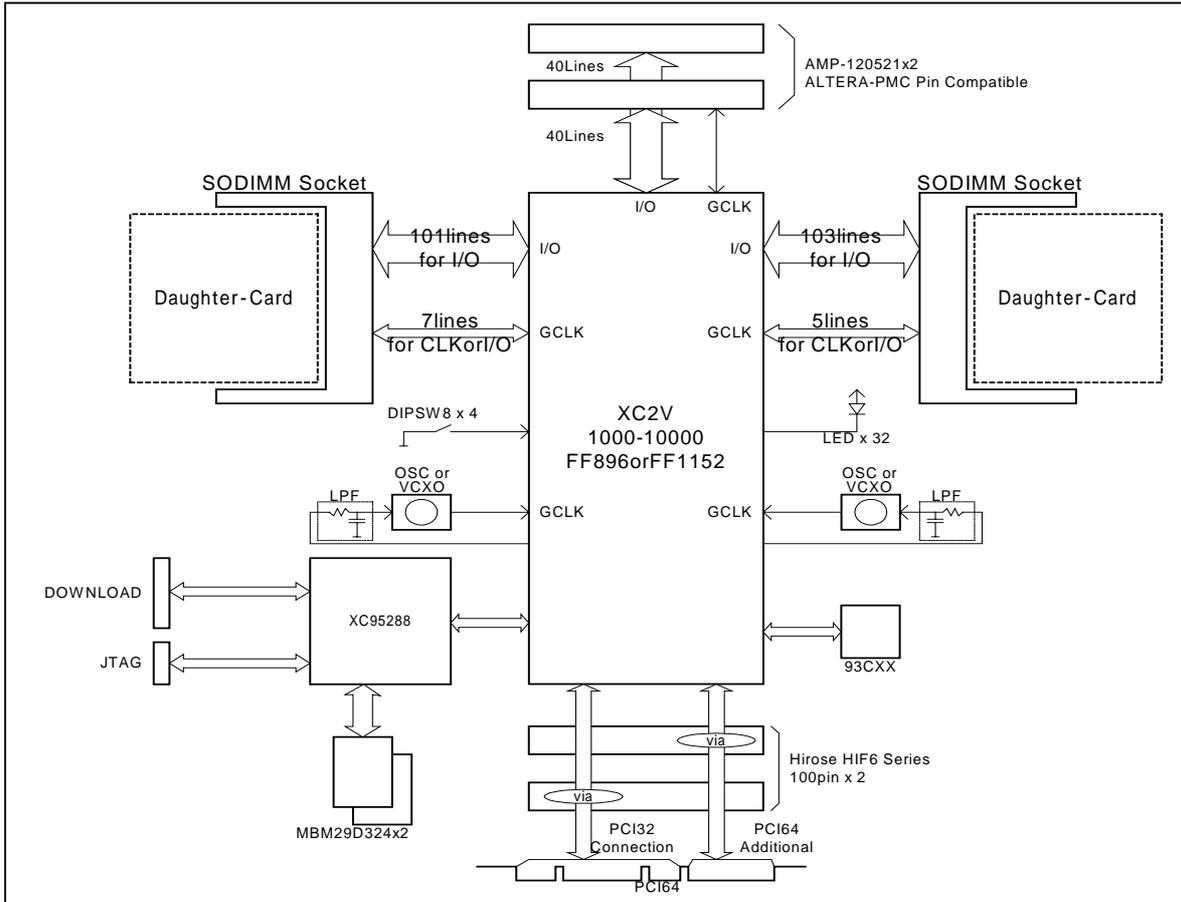
**PHY Changable Developer's Board**  
(インシリコン社 各種 I P 開発支援ボード)

IPMate-VX2-001 (受付開始!!)

機能概要

- FPGA に XILINX 社 Virtex-II を採用。
  - ◇ XC2V1000 ~ 10000 シリーズの FF896,FF1152(7アイソ° ッチ BGA)パッケージを pinlayout コンパチで搭載可能。(現状 1000,3000,6000 がリリース)
- Config 用 ROM に汎用 FLASH メモリ採用し、複数の Config データを同時収容可能。
  - ◇ Reference-Rom との動作比較や、開発中の Revision 間の動作比較に威力。
  - ◇ MBM29D324、MBM29DL640 シリーズを 2 個搭載可能。(最大 128MBit)
  - ◇ Flash への Config は XILINX 社汎用のダウンロードケーブルを使用。
- SODIMM コネクタ採用により、Daughter-Card を 2 枚実装可能。
  - ◇ Daughter-Card 差し替えにより、広範囲なアプリケーションに対応可能。
  - ◇ 汎用 Daughter-Card も多彩。
    - Giga-bit Ether-PHY(Marvell 88E1011S Copper + SC) Board (開発完了)
    - 10/100M Ether-PHY(Intel LXT972a)Board (Layout 完)
    - UHOST/DEV1.1 Board (Layout 完)
    - USBDEV2.0 PHY Board (Layout 完)
    - UHOST2.0 PHY Board (開発予定)
    - ON THE GO PHY Board (開発予定)
    - IEEE1394.a LINK + PHY Board(TI 社) (Layout 完)
    - IEEE1394.a LINK + PHY Board(FFM 社) (開発予定)
    - IEEE1394.b LINK + PHY Board(TI 社) (開発予定)
    - JVX 用液晶 Board (開発予定)
    - ARM-7 CPU Board (開発中)
    - その他いろいろ計画中!!
  - ◇ 新規開発 LSI の ES 評価、Evaluation-Board としても最適。
    - 特注 Evaluation-Board の設計開発も承ります。
- 多彩な外部インタフェース。
  - ◇ PCI64
  - ◇ ヒト: HIF6 シリーズ 100pin コネクタ(基盤スタックタイプ、フラットケーブルタイプ)2 個可能。
  - ◇ AMP-120521 64pin コネクタ 2 個(ALTERA-PMC に準拠)実装可能。
  - ◇ SODIMM ソケット 2 個実装。
    - 前面サイドは VCCIO を 3.3V/2.5V/1.5V から選択可能。  
VCC5V も供給。
    - 背面サイドは VCCIO 3.3V 固定。
- OSC を 2 個搭載可能。
  - ◇ DIP14ピン、キセキ SMD 品(FXO-31F,37F,32F,34F,VC-FXO-35F)実装可能。
  - ◇ 5V/3.3V 電源選択可能。
  - ◇ VCXO 実装と、パターン上の Lowpass-Filter + FPGA 論理により PLL 構成可能。
- モニタ用 LED+モニタピン 32 個, 評価設定用 8bitDIP-SW 実装。
- 8pin シリアル ROM(93CXX シリーズ)ソケット実装可能。

ブロック図

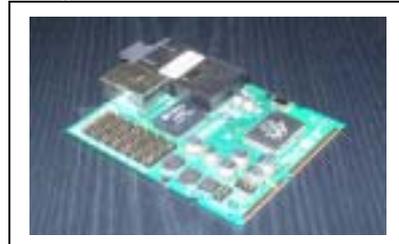


基盤イメージ

MotherBoard



Daughter-Card(Marvell-PHY)



接続例



記載内容については、変更される場合があります。ご発注の際にご確認下さい。

設計元：株式会社ドット・アスタ

〒224-0041 横浜市都筑区仲町台 1 - 3 - 7 ヤマヒョウB館 302

TEL:045-948-4477 FAX:045-948-4476 HP : <http://www.dot-aster.com>